

## TRABAJO PRACTICO No 10

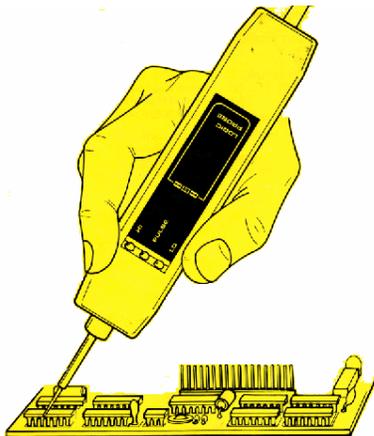
### MEDICIONES EN CIRCUITOS DIGITALES

#### INTRODUCCION TEORICA:

En sistema digitales, el multímetro y el osciloscopio sirven como ayuda pero tienen capacidad limitada para detectar magnitudes digitales y su decodificación. Para analizar los estados lógicos de los circuitos digitales trabajando a alta velocidad, se requieren de instrumentos especiales como son las Puntas Lógicas, los Analizadores Lógicos y los Analizadores de Firma.

#### PUNTAS LÓGICAS:

Son instrumentos portátiles de alta precisión y calidad usados para Mantenimiento y Detección de fallas en sistemas digitales. Ellos detectan y muestran niveles lógicos, pulsos, trenes de onda y transitorios de tensión en *un punto* o nodo del circuito digital.



También detectan señales lógicas fuera de tolerancia, nodos de circuito abierto y eventos transitorios de hasta 300 nanosegundos mediante el parpadeo de LEDs de alta intensidad.

Internamente son comparadores de ventana de doble umbral (threshold) y un detector de flanco bipolar. La polarización de la ventana de comparación fija los umbrales altos "1" y bajo "0" lógicos.

Normalmente los umbrales son fijados al 70 % de la tensión de alimentación para el nivel lógico "1" y del 30% de la tensión de alimentación para el nivel lógico "0".

El detector de flanco bipolar responde tanto a las transiciones positivas como negativas y genera un pulso delgado de referencia. O sea, se convierten los niveles de transición en pulsos angostos de 1/10 de segundo que controlan los diodos LEDs.

Las Puntas lógicas tienen normalmente una impedancia de entrada mayor a 300 K ohms permitiendo ser usadas sin peligro de cargar al sistema lógico bajo prueba (UUT- Unit under test).

La alimentación de las mismas es tomada por dos clips-cocodrilos del sistema bajo prueba, de modo de compatibilizar su alimentación con la del circuito bajo prueba.

Las Puntas Lógicas tienen un cable de alimentación con dos cocodrilos para tomar la alimentación del circuito bajo prueba, y una punta al extremo de la caja para sensar la señal en estudio. Tres LEDs indican las condiciones de alto, bajo o tren de pulsos (transición).

Las Puntas Lógicas normalmente están protegidas para cubrir un amplio rango de voltajes y para resistir sobrevoltajes ó voltajes inversos. Es necesario verificar las especificaciones de las mismas antes de conectarlas a los circuitos de prueba.

Para alimentarla, conecte el cocodrilo negro al común (-) del circuito bajo estudio y el cocodrilo rojo (+) a un terminal de Alimentación Vcc de dicho circuito. Además, para minimizar la posibilidad de espurios ó ruidos de la fuente de alimentación, que pueden afectar la lectura de los

estados lógicos, conecte los terminales de alimentación de la Punta Lógica, lo más cerca posible del circuito a medir.

**Operación de una Punta Lógica.**

Cada vez que la señal de entrada (en estudio) cambia de estado, por ejemplo de un 1 a un 0, el Led de pulso (flanco) se activará por un corto tiempo (aprox. 0,1 segundo). Cuando se observa una señal de baja frecuencia, ó bajo ciclo de trabajo, el Led de pulso (flanco) indicará actividad de transición del punto en estudio.

Observando el estado de los Led **HI** y **LO**, se puede conocer la polaridad del tren de pulsos. Las señales de alta frecuencia causan que el Led de pulso parpadee a una velocidad de 10 Hz.

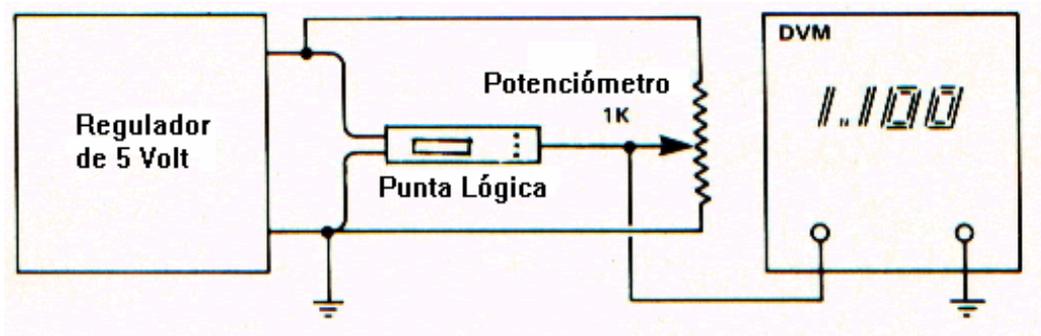
La siguiente tabla muestra las distintas posibilidades que se pueden presentar durante el estudio de un circuito lógico.

Estados de los Leds			Señal Estudiada	
Alto	Flanco	Bajo		
○	○	●		Estado Lógico "0". Sin actividad de pulsos
●	○	○		Estado Lógico "1". Sin actividad de pulsos
○	○	○		Todos los LEDs apagados. Opciones: 1- La punta de prueba esta a circuito abierto. 2- La señal esta fuera de tolerancia. 3- La punta Lógica no esta alimentada. 4- Punto inactivo o circuito sin alimentación.
●	*	●		Ambos Leds de estado iluminados con igual intensidad y el de flanco parpadeando. La señal analizada tiene un ciclo de trabajo del aproximadamente 50 % y es menor a 1,5 Mhz.
○	*	○		Señal de alta frecuencia (>1,5 MHz) donde la señal pasa poco tiempo en cada uno de los estados lógicos.
○	*	●		Tren de pulsos con ciclo de trabajo menor al 15% con preponderancia del estado bajo. Si el ciclo de trabajo sube por encima del 15%, el Led "1" comenzara a brillar en función del valor del ciclo de trabajo.
●	*	○		Estado Alto teniendo una transición hacia un bajo siendo el ciclo de trabajo mayor al 85 %. Si el ciclo disminuye por debajo de ese valor, el Led "0" comenzara a brillar en función del valor del ciclo de trabajo.
Valores intermedios de luminosidad o parpadeo se presentarán de acuerdo a los valores de ciclo de trabajo, tiempo en cada uno de los estados y frecuencia				
● indica Led encendido			* indica Led parpadeando	○ indica Led apagado

## - Verificación del funcionamiento de una Punta Lógica.

### 1- Chequeo Estático:

Para verificar el funcionamiento de una Punta Lógica, se usará el siguiente circuito:



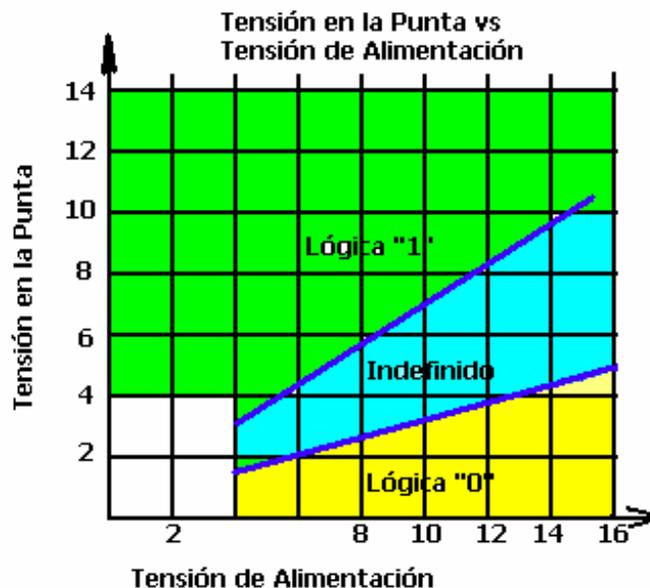
1- Ajustar el potenciómetro hasta que se encienda el Led **LO**, partiendo de cero volt.

El Led **LO** debe estar encendido entre los niveles de tensión de 1,70 a 1,35 Volts.

2- Ajustar el potenciómetro hasta se encienda el Led **HI**.

El Led **HI** debe encender entre los límites de 3,85 a 3,15 volts.

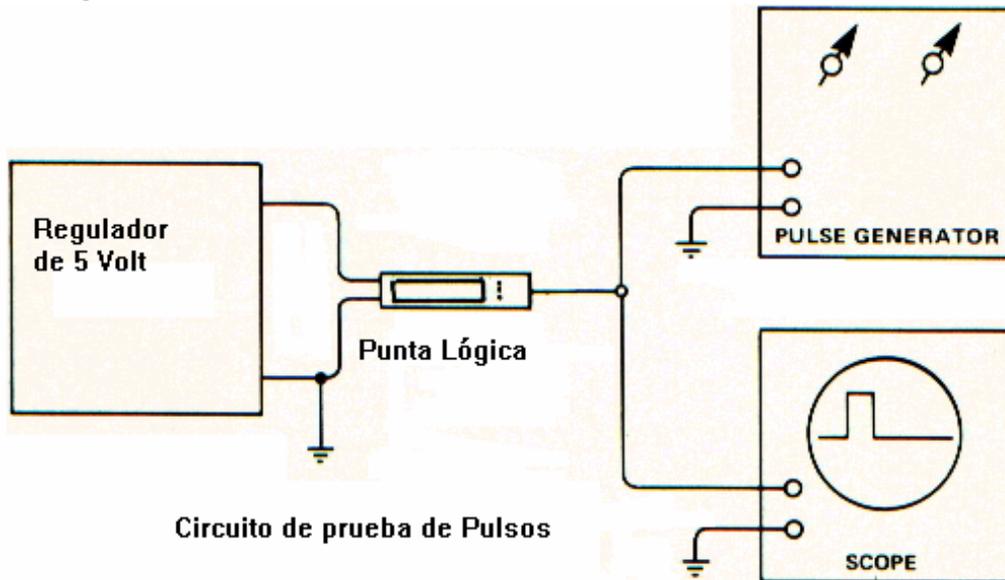
Para chequear la punta lógica por encima de 5 Vdc, se usa el siguiente gráfico para determinar los límites de los niveles lógicos.



Este gráfico muestra la zona de detección de los estados lógicos en función de la fuente de alimentación del circuito bajo estudio y de alimentación de la Punta Lógica.

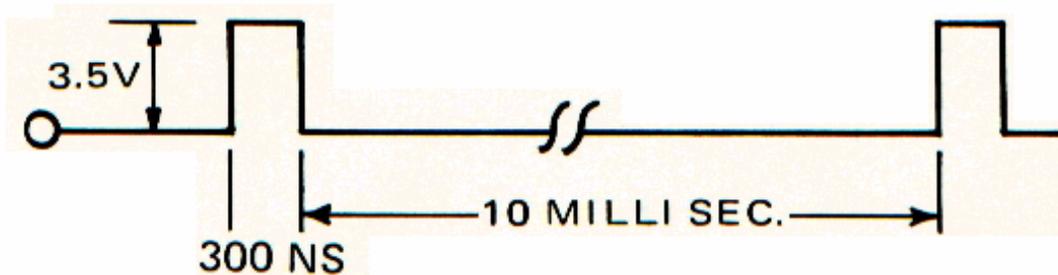
## 2 - Chequeo Dinámico

Se usa el siguiente circuito:



Circuito de prueba de Pulsos

Configurar el Generador con el siguiente tren de pulsos



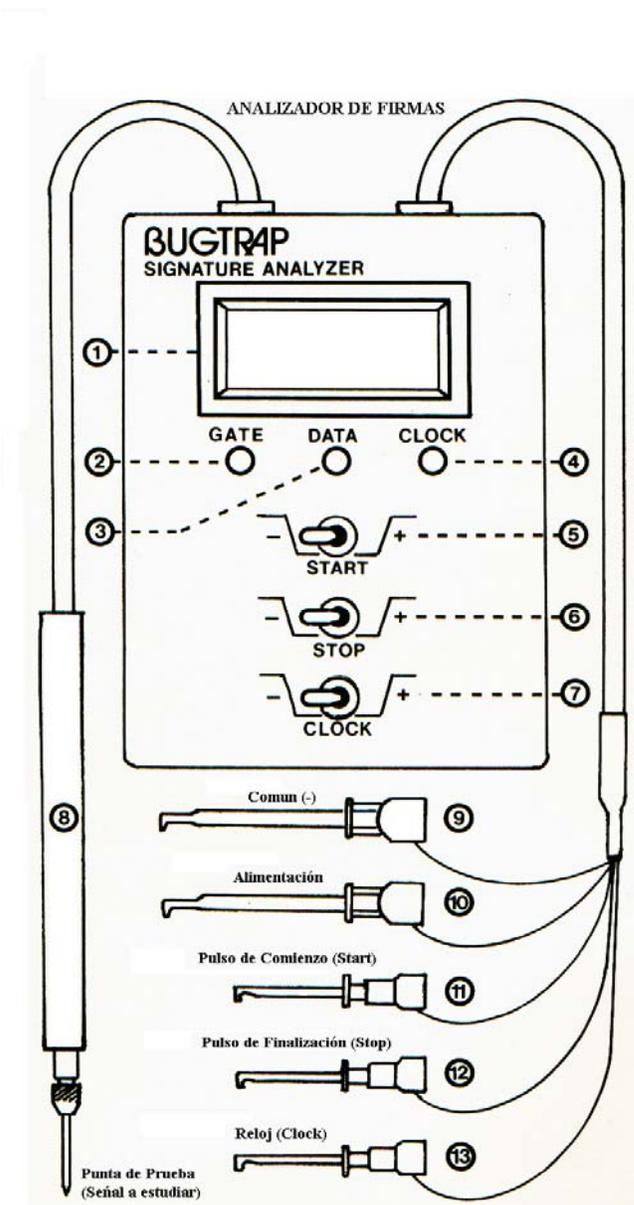
El Led **PULSE** deberá parpadear. Variando la frecuencia y el ciclo de trabajo, la intensidad de los Leds **HI** y **LO** variara de acuerdo al ciclo de trabajo y frecuencia, de acuerdo a la tabla de estados de los LED.

La Punta Lógica Digital tiene normalmente una inmunidad al ruido de fuente de alimentación de 2 Volts. Si los niveles de ruido son mayores, el LED **PULSE** parpadeará en forma continua para cualquier estado de la señal en estudio, inclusive sin conectar la punta al circuito, lo cual indica que hay que filtrar la fuente de alimentación.

### ANALIZADOR DE FIRMAS

Las señales de trabajo digitales son grupos de bits y las características operativas están asociadas necesariamente a cada uno de sus componentes, uniendo en muchas ocasiones su carácter bidireccional a su extrema complejidad. Una alternativa relativamente económica de analizar el comportamiento digital a nivel de componentes es el uso de Analizadores de Firma.

El Analizador de Firmas es un instrumento portátil que permite visualizar el código de una señal digital en una ventana de tiempo generada por un pulso de arranque, y cerrada por un pulso de parada, estando esta señal sincronizada con un reloj, bajo ciertas condiciones especiales de trabajo. Dicho código se compara con el código de un elemento en buen estado, bajo iguales condiciones de trabajo, para verificar ó detectar el mal funcionamiento del dispositivo en estudio.



Esto nos permite verificar el perfecto funcionamiento, ó determinar la falla de un circuito, comparando el código obtenido con un patrón ó firma suministrado por el fabricante del circuito.

O sea, este instrumento necesita para ser de utilidad, un patrón de firmas obtenidas de un circuito que funciona correctamente.

El fabricante del circuito debe suministrar la firma del punto en cuestión, la ubicación del reloj, del pulso de comienzo y del pulso de terminación, además de la condición digital o modo de trabajo del circuito. Normalmente, los circuitos digitales trabajan en muchas condiciones lógicas. Para esta prueba, debe configurarse la operación del circuito lógico de acuerdo a una determinada condición ó modo a fin de poder repetir la firma del circuito original en esas condiciones.

Hoy día los sistemas con microprocesadores procesan datos a una alta velocidad. Como resultado, la capacidad para encontrar errores, particularmente aquellos errores tan pequeños como un simple bit, debe aumentar la sofisticación de los instrumentos de detección de fallas.

Las técnicas de Analizadores de Firma no sólo tienen esa capacidad de encontrar esos errores, sino que lo hacen con rapidez y eficiencia.

Los Analizadores de Firma suministran aislación de fallas a nivel de componentes en sistemas basados en microprocesadores. Esto se consigue tres etapas:

- 1- Se determinan las firmas de los componentes del circuito con la respectiva información digital.
- 2- La punta de prueba del Analizador de Firmas es usada para lograr las firmas "ejemplo" en cada uno de los puntos de referencia en las condiciones indicadas de un circuito en buen estado.
- 3- El Analizador es usado para leer la firmas de circuitos sospechosos siguiendo los procedimientos establecidos por el fabricante para comparar esas firmas, con las firmas "ejemplo" suministradas en la documentación.

El Analizador de Firmas está basado en la técnica de compresión de datos, la cual reduce el tamaño de grupos complejos de datos de 16 bits, transformando éstos en una "firma" de 4 dígitos hexadecimales. Los resultados del equipo bajo estudio aparecen como un valor de 4 dígitos hexadecimales (la firma) en el Display del Analizador de Firmas.

Cada una de los puntos de prueba tendrá una de las 65000 posibles firmas (códigos hexadecimales), pero cada firma es única para ese punto de prueba.

Siguiendo la información del documento del fabricante, se puede analizar en forma ordenada las firmas de cada punto de prueba para determinar la falla en comparación con un circuito en buen estado. Esto incluye circuitos tan complejos como RAMS, ROMS y microprocesadores.

El Analizador trabaja de la siguiente forma:

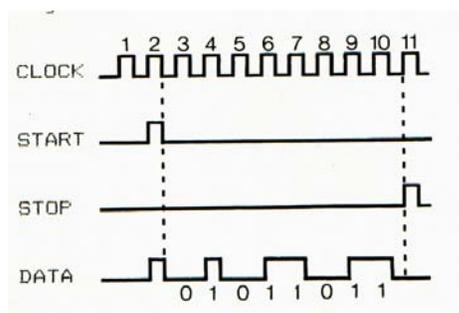
La alimentación del Analizador se toma del propio circuito en cuestión, conectando los terminales (-) y (+) de alimentación del Analizador a dos puntos de la fuente de alimentación del circuito.

Se conecta la entrada Reloj del analizador al reloj (Clock) del circuito ó a un punto donde se genere una señal de referencia tipo clock que sincronice al chip en estudio.

Se conecta la entrada Start a un punto donde se genere un pulso para habilitación del circuito y la entrada Stop a un punto que genere un pulso que puede considerarse como final de la prueba.

En el caso de tener el diagrama de firmas, el fabricante ya nos dará los puntos donde tomar estos valores de referencia (Clock, Start, Stop).

Se puede comenzar la adquisición de datos de un punto en particular por un pulso START (por su flanco positivo o negativo, ambos son seleccionables) y luego por pulso STOP (por su flanco positivo o negativo, ambos seleccionables) se finaliza la lectura, creando una ventana de adquisición.



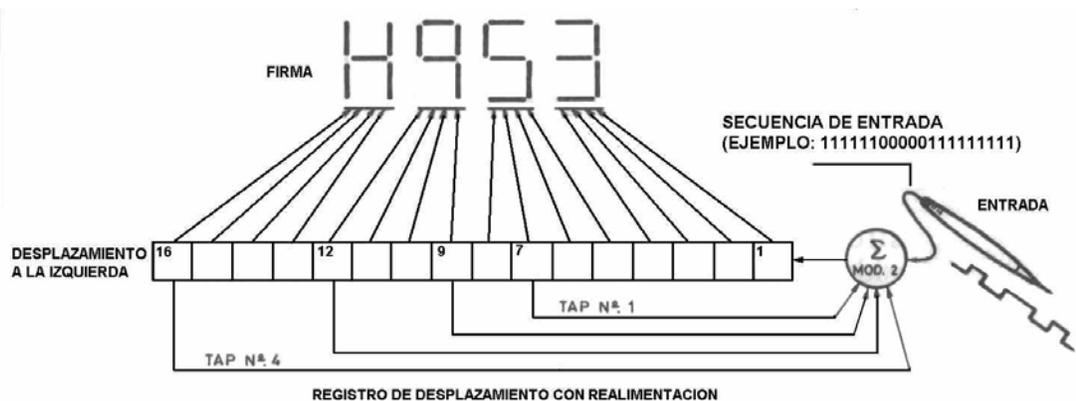
En el ejemplo del gráfico, la ventana se genera entre los pulsos 3 y 10 del reloj. Los flancos seleccionables del reloj permiten tomar el valor digital de la entrada en estudio en el momento de producirse la transición de estos pulsos de reloj. El dato registrado en ese punto será de 1 ó 0 coincidente con el borde seleccionado del reloj.

En este ejemplo, el tren de datos ingresado al Analizador corresponderá a 01011011 el cual es ingresado a un registro de desplazamiento lineal de n bits. El proceso de medida de

la actividad nodal se realiza usando la técnica denominada "**chequeo redundante cíclico CRC**", que se emplea en telecomunicaciones para la detección de errores.

La firma se captura mediante el registro de desplazamiento de n bits con realimentaciones múltiples que se suman con la entrada de datos. La realimentación se elige de forma que el registro de desplazamiento produzca secuencias determinadas y de máxima longitud. La característica de determinadas secuencias se refiere a que el registro de desplazamiento se inicializa con una palabra particular y se desplaza usando una secuencia de bits específica, obteniendo una palabra residual (firma), que siempre es la misma.

La selección de la realimentación del registro de desplazamiento para estas propiedades no es única y se puede hacer de diversas formas y con diferentes longitudes de registro de desplazamiento, por ejemplo registros de 16 bits con realimentación en los registros 7°, 9°, 12° y 16°.



El Analizador decodifica esta información en una firma ó código y la presenta en la pantalla en forma hexadecimal no estándar (0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, C, F, H, P, U) para mayor facilidad de lectura y compatibilidad con el Display de 7 segmentos. La letra B no se usa porque se confunde con el número 8, la D con el 0, etc.

Sin la documentación del fabricante con las firmas ejemplos de un circuito en buen estado, implica para hacer la detección de fallas, sea necesario comparar el circuito sospechoso con uno en buenas condiciones.

### Descripción de las características del panel frontal del Analizador de Firmas:

El analizador de firmas posee varios conectores. Cada conector está individualizado por un color.

1) Visualizador de firmas: Display para visualizar firma, posee cuatro dígitos pseudo-hexadecimales. Caracteres: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, C, F, H, P, U.

2) Luz de panel "Gate" parpadeando indica actividad de la firma.

3) Luz de panel "Data" parpadeando indica actividad de datos.

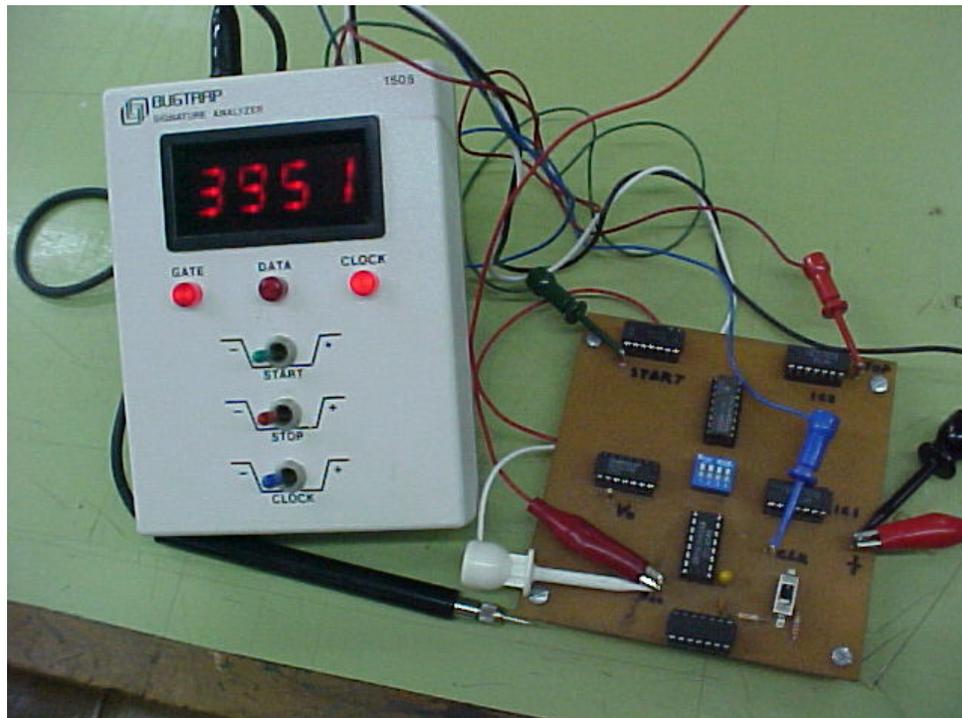
4) Luz de panel "Clock" parpadeando indica actividad de reloj.

5) Interruptor "Start": Selecciona el flanco (de subida o de bajada) para el disparo del start.

- 6) Interruptor de “Stop”: Selecciona el flanco (de subida o de bajada) para el disparo del stop.
- 7) Interruptor de “Clock”: Selecciona el flanco (de subida o de bajada) para el accionamiento del reloj.
- 8) Punta de prueba de datos: Punto de entrada de datos desde la unidad bajo prueba al analizador de firmas.
- 9) Conector de alimentación (blanco): requerimientos de alimentación +5 Vdc (+/- 0.25 Vdc) y 400mA.
- 10) Conector de referencia (negro): se conecta al mismo terminal de tierra que el circuito bajo prueba.
- 11) Conector de “Start” (verde): punto de entrada de la señal de “start” proveniente del circuito bajo prueba.
- 12) Conector de “Stop” (rojo): punto de entrada de la señal de “stop” proveniente de la unidad bajo prueba.
- 13) Conector de “Clock” (azul): punto de entrada de la señal de “clock” proveniente del circuito bajo prueba.

#### Mediciones prácticas sobre un circuito

Se hace uso de un circuito didáctico (diseñado por los alumnos) al cual se le determinó la tabla de firmas..



### Diagrama de operación

**Descripción del circuito de prueba:** Se trata de un circuito digital secuencial-combinacional, que proporciona un conjunto de señales repetitivas, como las que exige el analizador de firmas para su correcta operación.

Los circuitos integrados son de tecnología TTL.

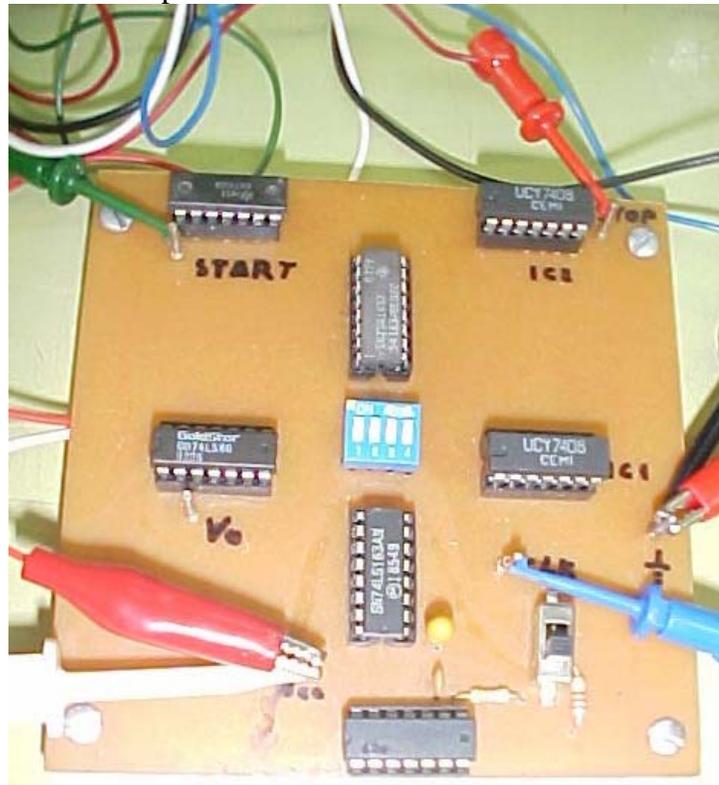
Las longitudes, de las señales repetitivas, se eligieron de manera de poder utilizar los cuatro dígitos del visualizador.

La unidad bajo prueba posee todas las salidas que requiere el analizador de firmas (“start”, “stop”, “clock”) para su funcionamiento. Estas salidas están indicadas en el circuito.

Los datos se obtienen con la “punta de prueba de datos” desde la salida del circuito y de distintos pines de los circuitos integrados que conforman esta unidad.

A la unidad bajo prueba se la ha equipado con cuatro switches que simulan averías en cuatro pistas diferentes sobre el circuito impreso. De esta forma, al accionar uno de los switches se produce el corte de una pista del circuito impreso, y de esta manera, del circuito bajo prueba se obtienen firmas que no concuerdan con las firmas de buen funcionamiento.

El circuito posee dos frecuencias de reloj, una elevada cercana a los 100KHz, y otra de baja frecuencia que es de aproximadamente 1Hz. De esta forma se puede disponer de un elemento versátil desde el punto de vista explicativo.





**Lista de firmas en los distintos “puntos de prueba”:**

**Ptos de referencia: Reloj : R      Start: Start      Stop: Stop**

**Flancos de control: Start       Stop       Clock **

74LS86 (IC4)					
PIN	Firma				
	Correcta	1Off	2 Off	3 Off	4 Off
1	6HA7	HA72	78C2	0u70	07U4
2	0410	0H10	334U	334U	334U
3	60C7	H762	4CUH	3330	34CC
8	0H10	0H10	334U	334U	334U
9	8C98	8C98	2AP8	2AP8	2AP8
10	8688	8688	19A7	19A7	19A7
11	6HA7	HA72	78C2	007U	07u4
12	2C7H	3951	078C	78C2	078C
13	46HA	46HA	NO DATA	U987	007U

74LS08 (CI-1)					
PIN	Firma	1 Off	2 Off	3 Off	4 Off
1	46HA	46HA	NO DATA	007U	007U
2	8C98	8C98	2AP8	2AP8	2AP8
3	F249	F249	2AP8	002A	002A
8	814A	814A	0081	0008	0002
9	F249	F249	2AP8	002A	002A
10	5HC3	5HC3	0182	19A7	078C
11	5HC3	5HC3	0182	19A7	078C
12	2C7H	2C7H	078C	UP73	078C

74LS00 (IC-3)					
PIN	Firma				
	Todos ON	1Off	2 Off	3 Off	4 Off
1	No data	No data	00UP	OUP7	0003
2	NO DATA	NO DATA	00UP	OUP7	0003
3	F722	F722	UP8H	U194	UP70
8	NO DATA	NO DATA	UP8H	UP73	0003
9	F722	F722	UUP8	U194	UP70
10	F722	F722	UP8H	U194	UP70
11	F722	F722	00UP	U194	UP70
12	UP73	UP73	00UP	OUP7	0003

Si se obtiene en algún “punto de prueba” la firma expresada en la columna “1 Off”, entonces, se debe verificar que la lectura en el terminal 12 del circuito integrado 74LS86 concuerde con la lectura en el terminal 12 del chip 74LS163. En caso de que no sea así, se debe ver el estado de la pista que vincula a dichos pines.

Si se obtiene en algún “punto de prueba” la firma expresada en la columna “2 Off”, entonces, se debe verificar que la lectura en el terminal 13 del circuito integrado 74LS86 concuerde con la lectura en el terminal 11 del chip 74LS163. En caso de que no sea así, se debe ver el estado de la pista que vincula a dichos pines.

Si se obtiene en algún “punto de prueba” la firma expresada en la columna “3 Off”, entonces, se debe verificar que la lectura en el terminal 12 del circuito integrado 7408 concuerde con la lectura en el terminal 12 del chip 74LS163. En caso de que no sea así, se debe ver el estado de la pista que vincula a dichos pines.

Si se obtiene en algún “punto de prueba” la firma expresada en la columna “4 Off”, entonces, se debe verificar que la lectura en el terminal 13 del circuito integrado 7408 concuerde con la lectura en el terminal 13 del chip 74LS163. En caso de que no sea así, se debe ver el estado de la pista que vincula a dichos pines.

Nota: Los valores de las firmas se obtuvieron colocando, en forma simultánea, el START, el STOP y el CLOCK en flanco de bajada o en flanco de subida. Es decir, las tres llaves deben estar en la misma posición, ya sea en la posición de flanco de subida o en la posición de flanco de bajada.