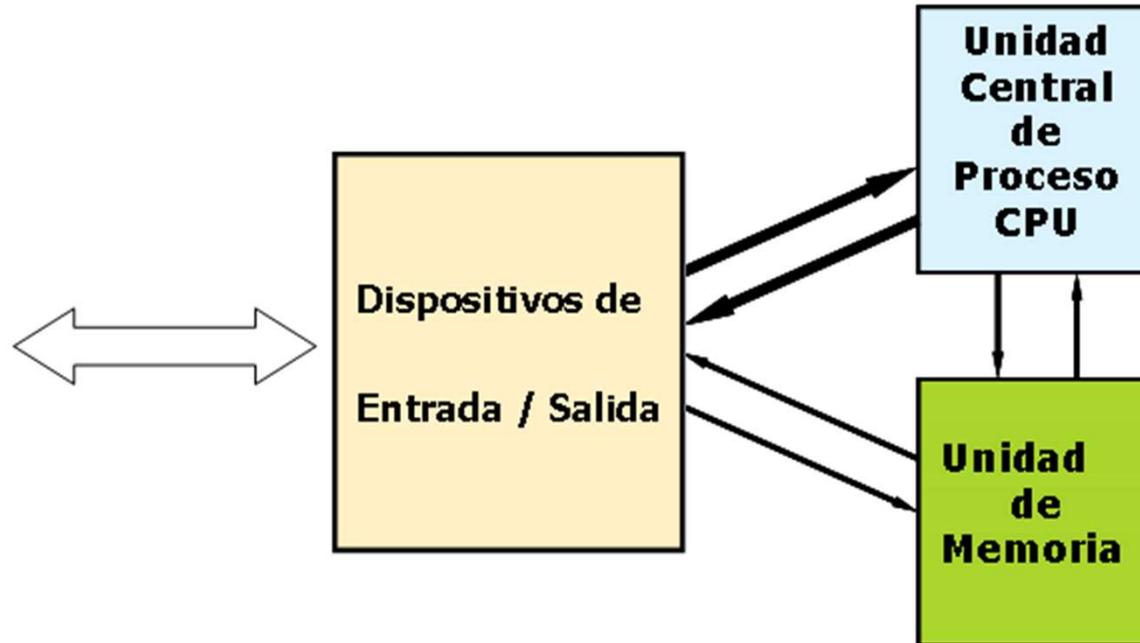




# **BUSES**

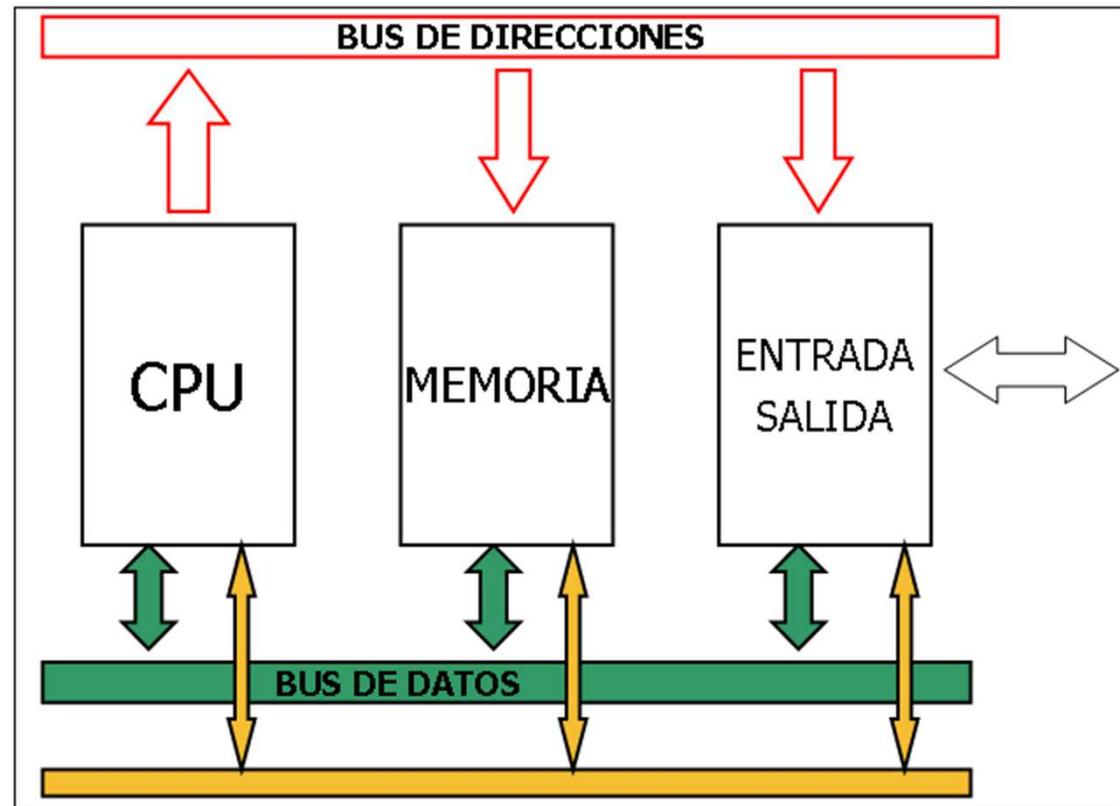
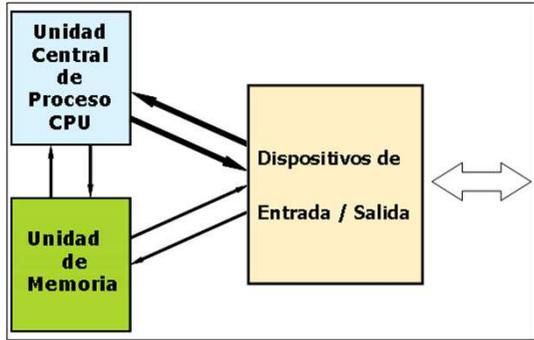
# Estructura general de una Computadora

Arquitectura  Estructura Von Neumann



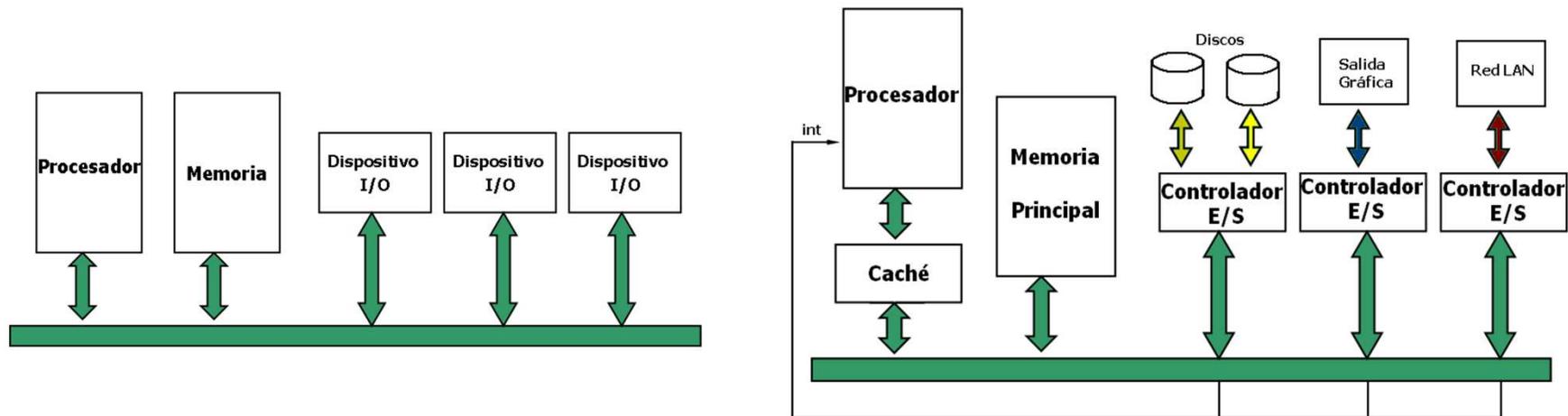
- Unidad Básica en estructura computador.
  - Cargar programas, ingreso datos, resultados, etc.
-

# Estructura de buses



# BUSES

- Es un conjunto de líneas con una funcionalidad similar.
- Es un enlace de comunicación compartido.
- Función: Soporte para realizar transferencia información
- Un conjunto de “cables” o “alambres” (líneas) usadas para conectar dos o más componentes o subsistemas.



---

# Consideraciones

- Tipos:
    - Compartidos (Shared Bus) ISA, PCI, SCSI, etc.
    - Punto a punto : PCIe, SATA, USB, etc.
  - Jerarquía de Buses
  - Bridge: Elemento que vincula buses.
  - Característica principal: Capacidad de transportar información.
    - Velocidad de Reloj.
    - Ancho BUS ( N° de líneas)
    - Interrupciones.
    - Arbitraje BUS ( Master-Slave BUS )
    - Tipo: Síncrono y Asíncrono.
  - Según su uso:
    - Bus del procesador/Sistema/FSB: Conecta CPU al resto del sistema
- 
- Buses aislados: Interconexión de periféricos

---

## **Ventajas de usar un Bus:**

### **□ Versatilidad:**

- Agregado simple de periféricos.
- Intercambio y estandarización.

### **□ Bajo Costo**

- Único camino de conexiónado.
  - Conexiónado simple para manejo de sistema complejo.
-

---

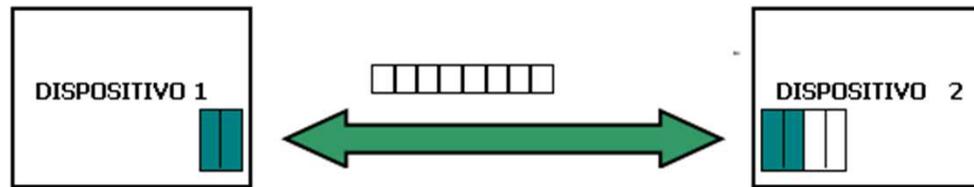
# Desventajas de usar un bus:

- ❑ Cuello de Botella en la comunicación.
    - Ancho de banda limita el rendimiento I/O
  
  - ❑ Limite de la velocidad máxima en el bus:
    - Longitud.
    - Número de dispositivos que lo comparten.
    - Compartir dispositivos con amplio rango de características:
      - ❑ Latencia.
      - ❑ Velocidad de transferencia.
-

---

# Latencia del BUS:

- ❑ Suma de retardos temporales dentro del bus.
- ❑ Origen: demora en propagación y transmisión de información en el bus: Datos, paquetes, etc



- ❑ Factores que influyen en la latencia:
    - Tamaño de los paquetes transmitidos.
    - Tamaño de buffers/cachés en la conectividad del bus.
-

---

# Parámetros principales

- Ancho de banda: Velocidad de Transferencia Mb/s
- Anchura: Cantidad de líneas que forman el bus.
- Ancho Datos: N<sup>o</sup> de líneas de datos.
- Capacidad de Conexión: Direcciones

Rango direccionamiento

$2^{n^o}$  direcciones

---

# Organización y Estructura del BUS

- **Dispositivos en el BUS:** Establecen las características principales del bus.
  - Direccionalidad.
  - Protocolo de conexión: Arbitraje, sincronismo, etc.
- Hay dos tipos de dispositivos:



- Maestro: Dispositivo (Periférico) que necesita asistencia o servicio.
  - Esclavo: Dispositivo (Periférico) que atiende un servicio.
- Condición dinámica: CPU → DMA; DMA → MEM

---

# 1. Señales

Hay dos tipos de señales y por ende de líneas:

1. **Información:** Movilizar información entre maestro (fuente) y esclavo (destino)
    - Dirección: Determina el esclavo de transferencia
    - Datos propiamente dichos de la transferencia.
    - Comandos complejos.
  2. **Control**
    - Tipo de operación e información transmitida p:
    - Sincronismo: Ordenamiento temporal de señales.
    - Arbitraje: Prioridades de uso del bus
-

---

## Señales de Control

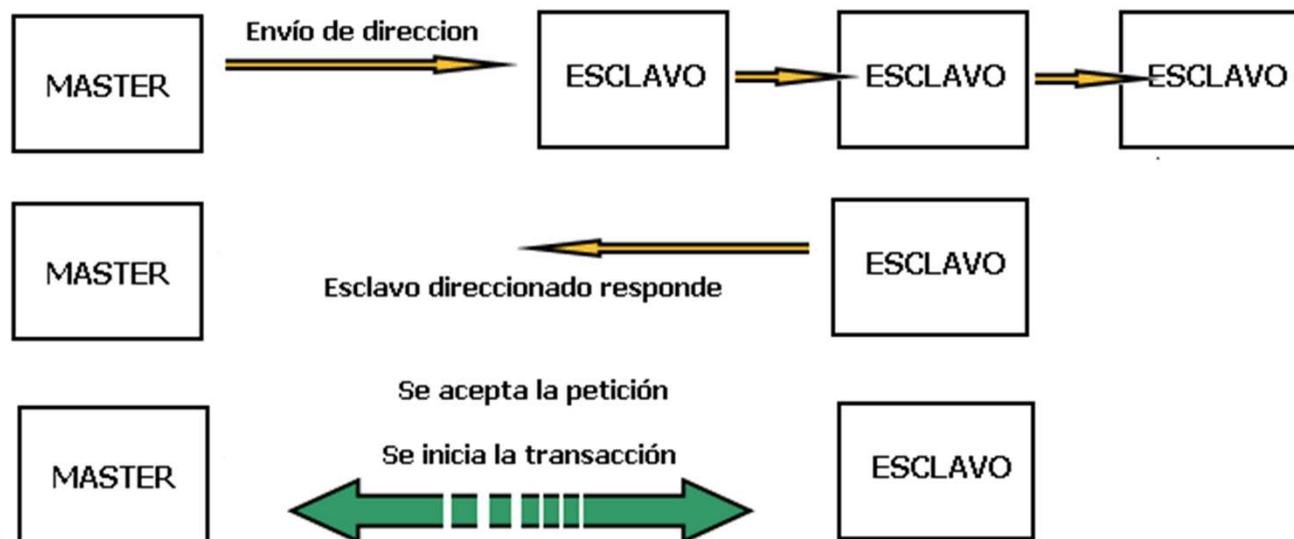
- Tipo de operación e información transmitida:
    - Lectura/Escritura en periférico (Memoria)
    - Operación entrada/Operación salida
  - Sincronismo: Temporización señales.
    - Reconocimiento Transferencia (ACK).
    - Reloj
    - Reset
  - Arbitraje: uso del bus.
    - Petición
    - Cesión
    - Ocupación
-

# Transacción en el bus.

## 1. Envío Dirección periférico.

- ❑ Maestro inicia la transacción:
  - Envía dirección y activa señales control adecuadas.
- ❑ Esclavo responde a la petición:
  - Reconoce la petición.

## 2. Inicio y mantenimiento de la Transacción.



---

- 2. Paralelismo:

- Buses Serie
- Buses Paralelo

- 3. Direccionalidad:

- Unidireccionales: Emisor simple y múltiple.
- Bidireccionales

- 4. Uso del Bus

- Dedicados: Líneas siempre asignadas igual función. Alto rendimiento y costo.
  - Multiplexado: Líneas asignadas a funciones diferentes. Bajo rendimiento. Ahorro espacio. Circuitos más complejos.
-

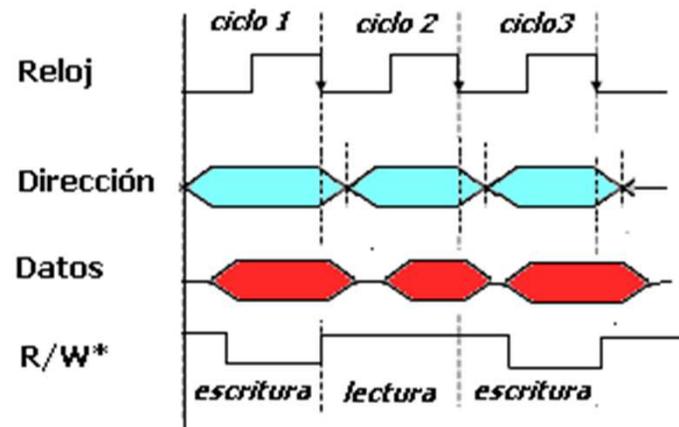
---

# Protocolo de Transferencia: Sincronización

- Dispositivos difieren en la temporización.
  - Criterios según uso recurso:
    - Ciclo completo: Ocupado toda la transferencia.
    - Ciclo compartido: Ocupado por ranuras de tiempo
  - Criterios según tipo de sincronización:
    - Bus Síncrono.
    - Bus Asíncrono
    - Bus Semisíncrono.
-

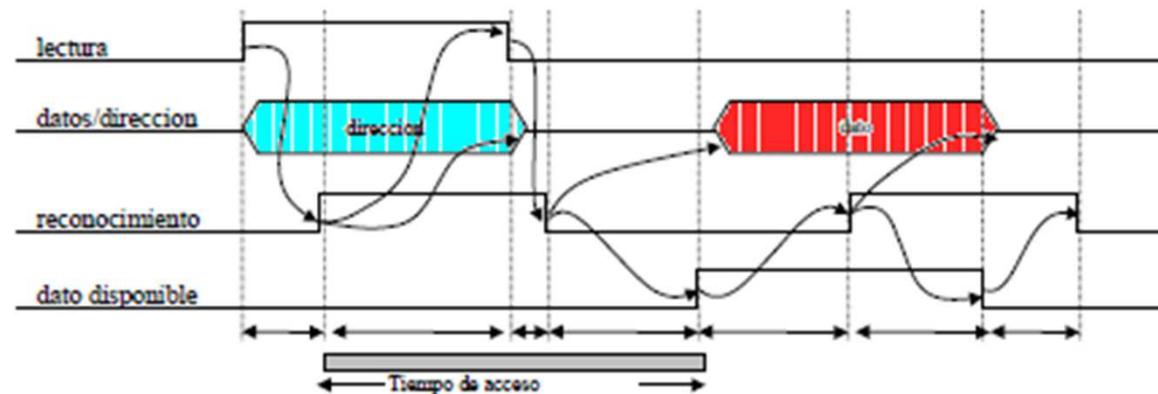
# Bus Síncrono:

- Protocolo coordinado por un reloj.
- Ventajas: Fácil Implementación. Muy Rápido.
- Desventajas
  - Los dispositivos deben correr a igual frecuencia.
  - Debido a la desviación (skew) del reloj deben ser pequeños si se quiere velocidad.
- Los Buses principales o host son síncronos.



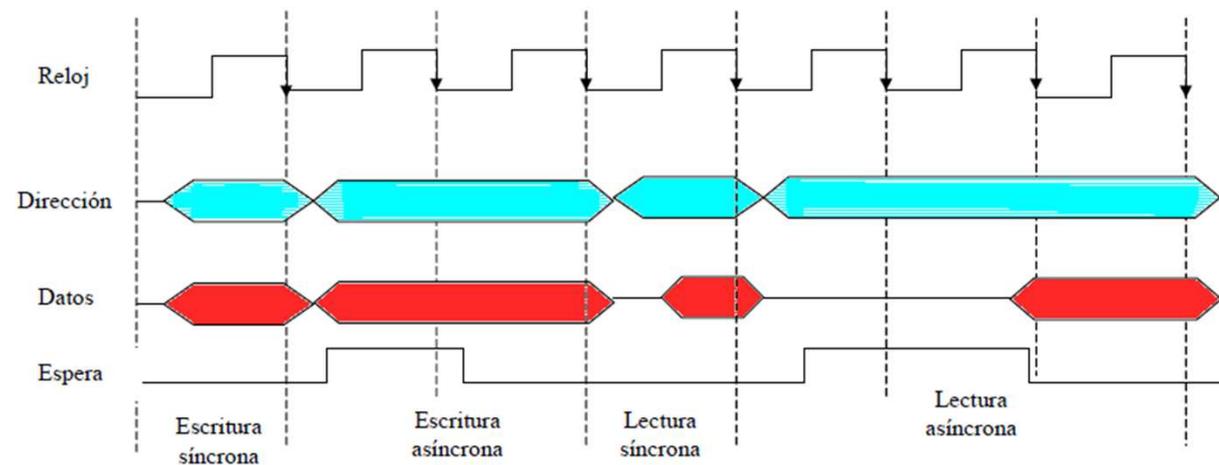
## Bus Asíncrono:

- No tiene reloj. Acopla muchos dispositivos.
- Acoplan diferentes velocidades
- Requiere protocolo de conformidad (handshaking)
- Son más lentos que los síncronos debido a ello.
- Concepto: Señales validas de envío y recepción
- Escalan mejor con cambios de tecnología.



# Bus Semisíncrono:

- Similar síncrono, tiene reloj.
- Tiene una señal extra : *wait*.
- Permite conectar dispositivos diversos.
- Opera como síncrono o asíncrono.

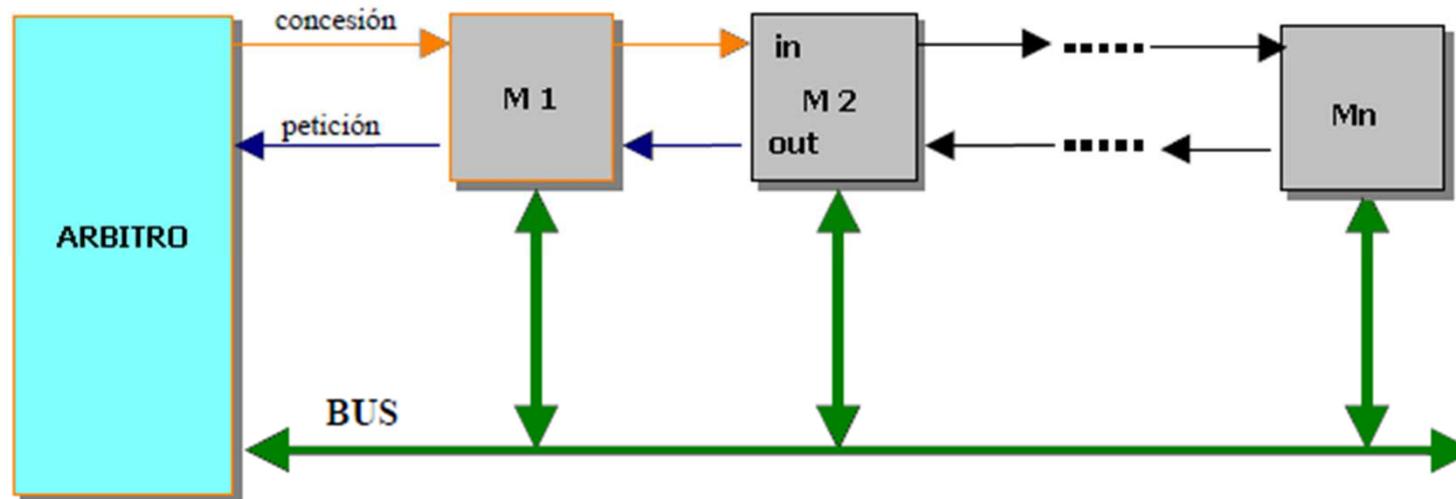


---

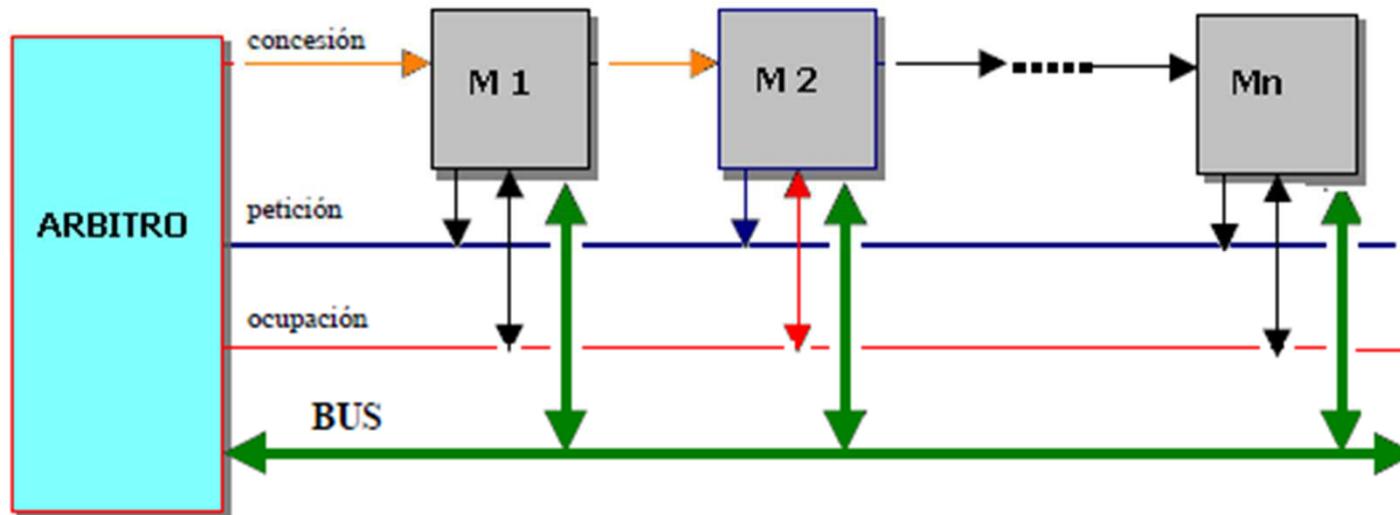
# Protocolo Sincronismo: Arbitraje

- Permite acceso ordenado al bus.
  - Determina prioridades de acceso al bus.
  - Tipos:
    - Centralizados: Existe unidad de arbitraje.
      - Encadenamiento (daisy chaining) de 2 señales.
      - Encadenamiento (daisy chaining) 3 señales.
      - Encadenamiento (daisy chaining) 4 señales.
      - Concesión por encuesta (polling)
      - Con señales independientes.
    - Distribuidos: A través de todas las unidades
-

# Encadenamiento de 2 señales. (daisy chaining)

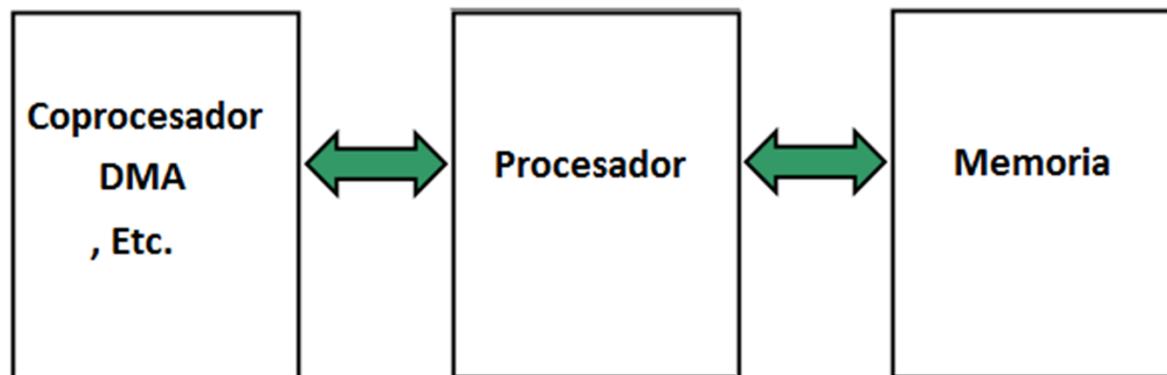


# Encadenamiento de 3 señales



# Tipos de Buses

- Bus Local o del procesador ( Host Bus)
  - ❑ Generalmente conecta CPU con la memoria u otro periférico.
  - ❑ Muy corto, unas pocas pulgadas.
  - ❑ Generalmente desarrollado para procesadores específicos.
  - ❑ Gran ancho de banda, baja latencia.
  - ❑ Optimizados para transferencias de bloques de datos (caché).



---

- **Bus del Sistema o Backplane (estándar):**

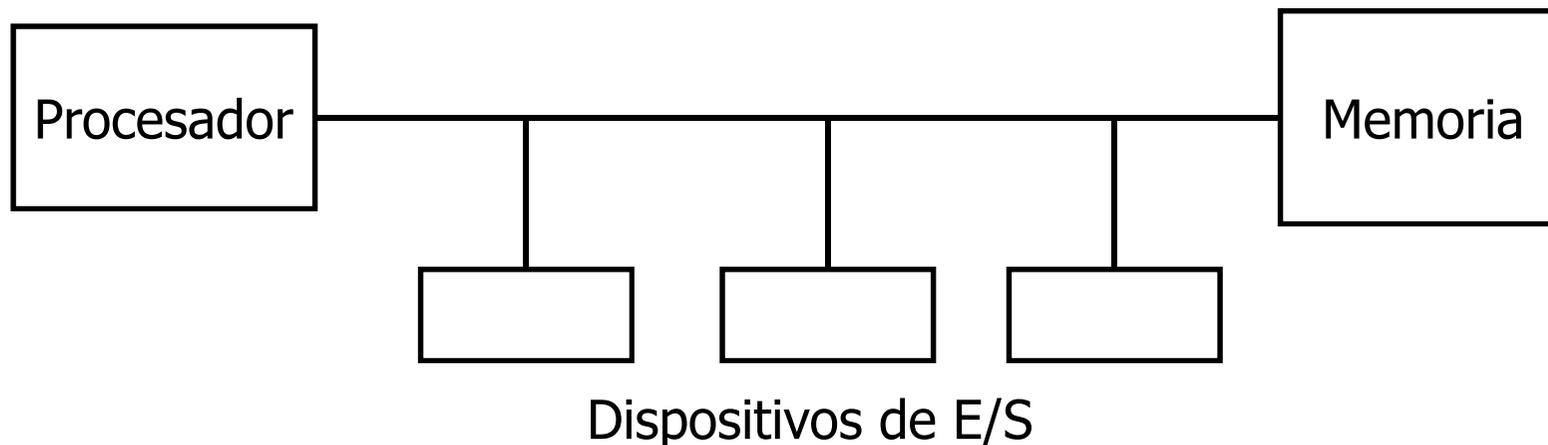
- ❑ Relativamente largos
- ❑ Conexión (conectores) dentro del chasis del computador.
- ❑ Conecta CPU/Memoria con componentes E/S: multimedia, aceleradores, placas de red y video, HBA E/S diversos, etc.
- ❑ Son estandarizados: Permiten fabricar a múltiple empresas.

- **Buses de E/S (estándar):**

- ❑ Por lo general: Largos, Bajo ancho de banda y Alta latencia.
  - ❑ Conectan dispositivos diversos E/S.
  - ❑ Sirven para compatibilizar un gran número de periféricos.
  - ❑ Se conectan al Host Bus o al bus de sistema.
-

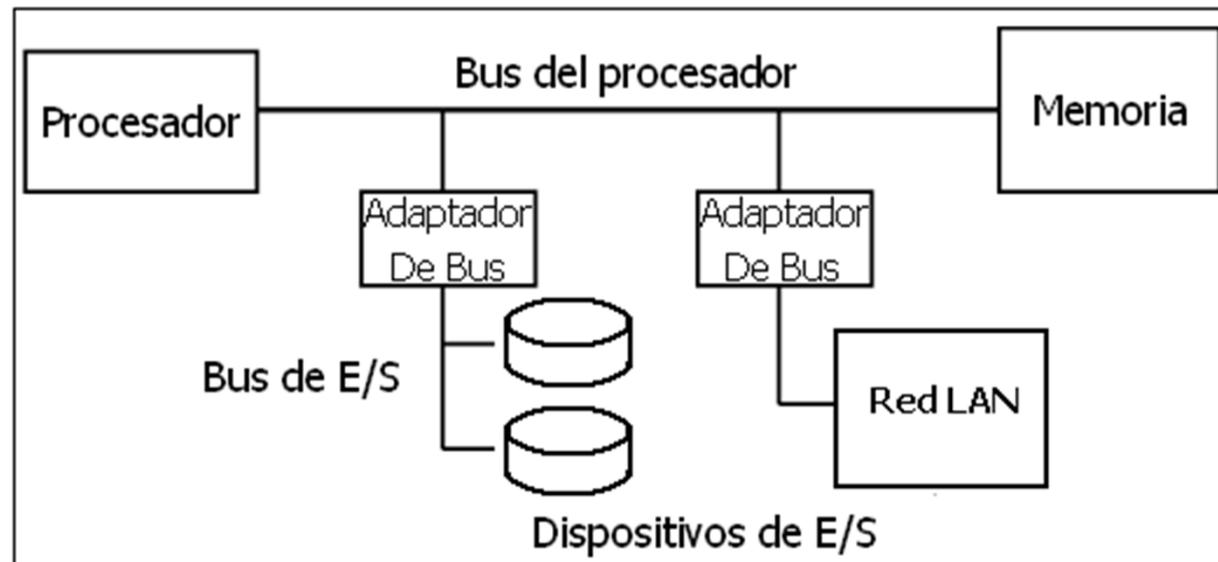
## Sistema con BUS único o Backplane

- Un único bus, llamado bus del sistema se usa para:
  - Comunicación entre CPU y memoria
  - Comunicación entre memoria y E/S
- Ventajas: Muy simple y bajo costo.
- Desventaja: Lento y resulta ser el principal cuello de botella.
- Ej. historico: IBM PC-AT



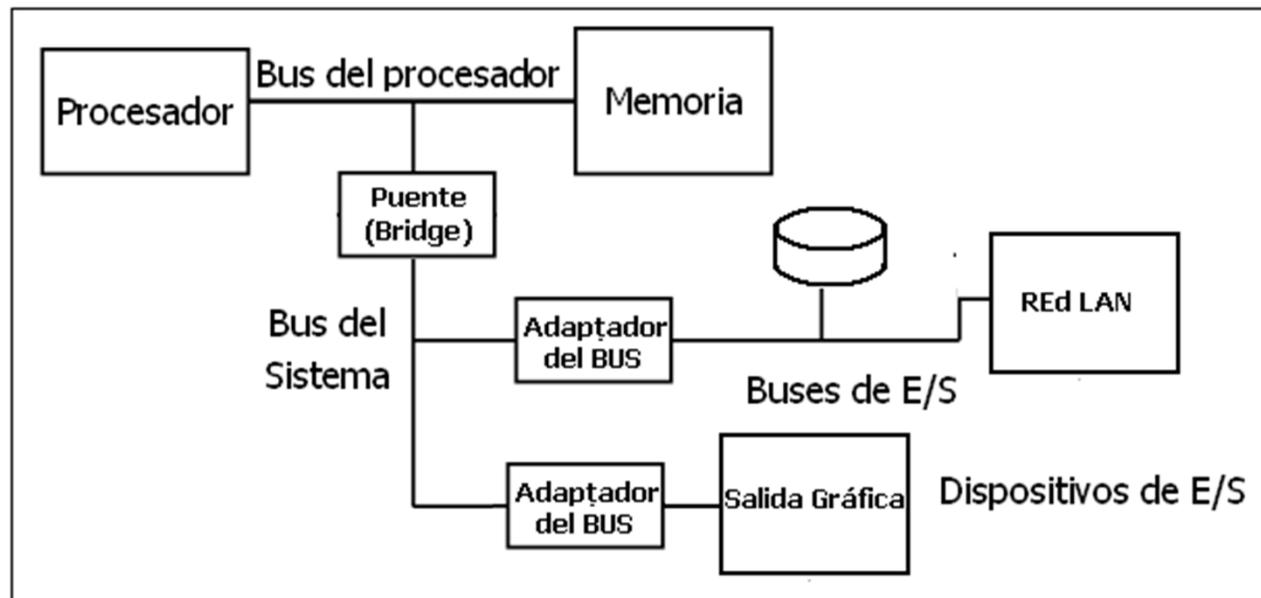
## Sistema con doble-BUS

- Conexión buses de E/S al bus del procesador (CPU-Memoria) con adaptadores especializados
  - ❑ BUS del procesador: principal tráfico de información.
  - ❑ Buses E/S: slots de expansión a dispositivos de E/S.



## Sistema con BUS-Triple

- Conexión de buses de Sistema en el bus del procesador (CPU-Memoria) a través de adaptadores especializados.
  - Bus del sistema (backplane) se conecta al Bus Host o principal a través de un adaptador puente (bridge)
  - Buses E/S se conectan al Bus del sistema (backplane).
  - Ventaja: Mucha menos carga en el bus del procesador



---

# Buses Estándar

- Especificaciones normadas que sirven al fabricante de periféricos y computadores.
  - Proposiciones:
    - Organismos o instituciones especializadas: IEEE, ANSI, etc.
    - Fabricantes que popularizan diseños particulares: luego son aprobados por organismos: PC.AT; HP-IB,
    - Grupos de personas o empresas que aplican un uso común: SCSI, Ethernet, etc.
-

---

# Ejemplos:

- PCI (Peripheral Component Interconnect):
    - Bus tipo backplane de propósito general.
  - SCSI (Small Computer Systems Interface)
    - Bus E/S resultado de la cooperación de fabricantes.
  - Firewire (IEE 1394)
    - Bus E/S serie orientada a video 400 a 800 Mbps.
  - USB (Universal Serial Bus)
    - Bus E/S serie uso general 12 a 480 Mbps.
-

---

- AGP (Accelerated Graphics port)

- Bus E/S para tarjetas gráficas.

- AGP 1X: 254 MB/seg
    - AGP 2X: 528 MB/seg
    - AGP 4X: 1056 MB/seg
    - AGP 8X: 2112 MB/seg

- PCIe (PCI Express)

- Bus E/S para uso general.

- PCIE 1 lane: 2,5 GB/seg
      - PCIE 16 lane: 16,0 GB/seg
-

# Ejemplo: Buses Sistema Pentium

